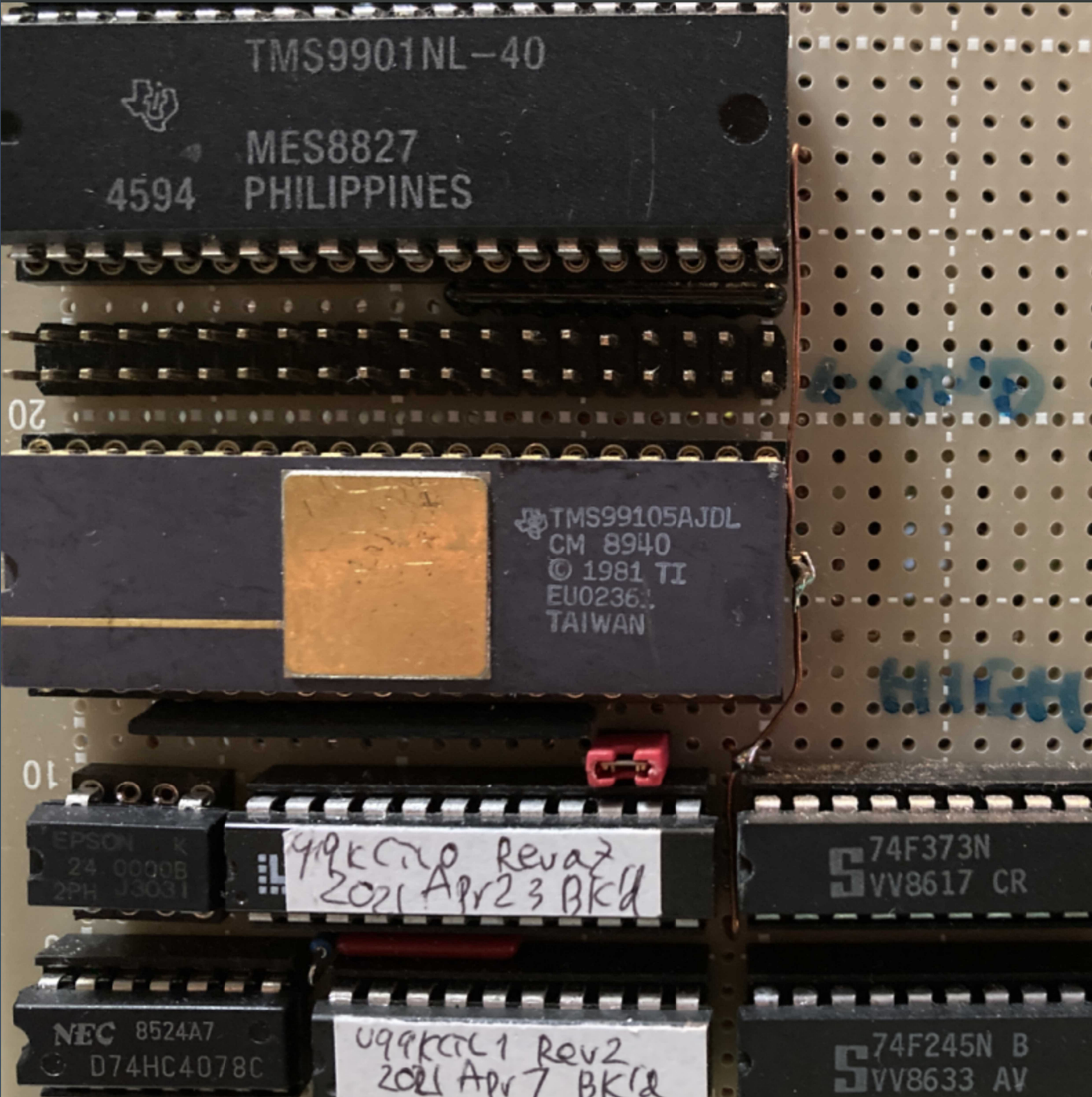


# TMS99105A CPUボード技術資料

TMS99105A は、Texas Instruments 社の16bit CPU TMS9900 シリーズの最終製品となったプロセッサで、TMS9900 の約5倍の性能を持ちます。  
ここでは、TI 社のモニタやTI-4Aパーソナルコンピュータで用いられていた Cortex Basic を動かすことを目的とします。



## TMS99105 CPU ボードの概要

TMS99105 CPU ボードは、Stuart Conner さんが移植した TIBUG/EVMBUG/Cortex Basic ([http://www.stuartconner.me.uk/tms99110\\_breadboard/tms99110\\_breadboard.htm](http://www.stuartconner.me.uk/tms99110_breadboard/tms99110_breadboard.htm))をそのまま走らせることができるよう設計した CPU ボードです。

ただし、これは CPU ボードで、メモリ類はついておらず、外部に ROM 32KB、RAM 32KB (各16KW) を載せたボードが必要です。また、リセット信号も外部で作成が必要です。この2つについては、別資料に記載している ALTMEM ボードで問題ありません。

一方、USB-シリアルインターフェースは内蔵しています。

本ボードを動かすには、メモリボード、本 CPU ボード以外にこの2つを接続するバスボードやフラットケーブルなど、USB-A/B のケーブル、端末ソフトウェアが搭載されたパソコン、5V 電源 (2A 以上) が必要です。また、製作には所定の工具や測定器、ROM や GAL を書き込むためのライターが必要になります。

CPU ボードは部品表に従って製作し、メモリとリセットは ALTMEM などできるとかしてください。

留意点としては、Stuart Conner さんが移植した原設計は TMS99110 を4MHz で動かすことを意図したもので、4MHz 時に 19200bps/Even parity/7bit/1 stopbit のシリアル接続でパソコンと繋ぐようになっていますが、本ボードは TMS99105 を 6MHz の最高速で動かしており、その関係でシリアル接続は 14400bps/Even parity/7 bit/1 stopbit になり、非標準のシリアル速度の利用となります。このボードの回路で利用している USB インターフェース IC PL2303SA はこの速度をサポートしています。また FTDI/WDH の IC も利用可ですが、ここの周辺を手持ちの都合などで入れ替える場合は対象の IC が当該速度をサポートしているか確認してください。

また、ターミナルソフトウェアのサポートも確認してください。Windows 環境では Teraterm や putty をおすすめします。

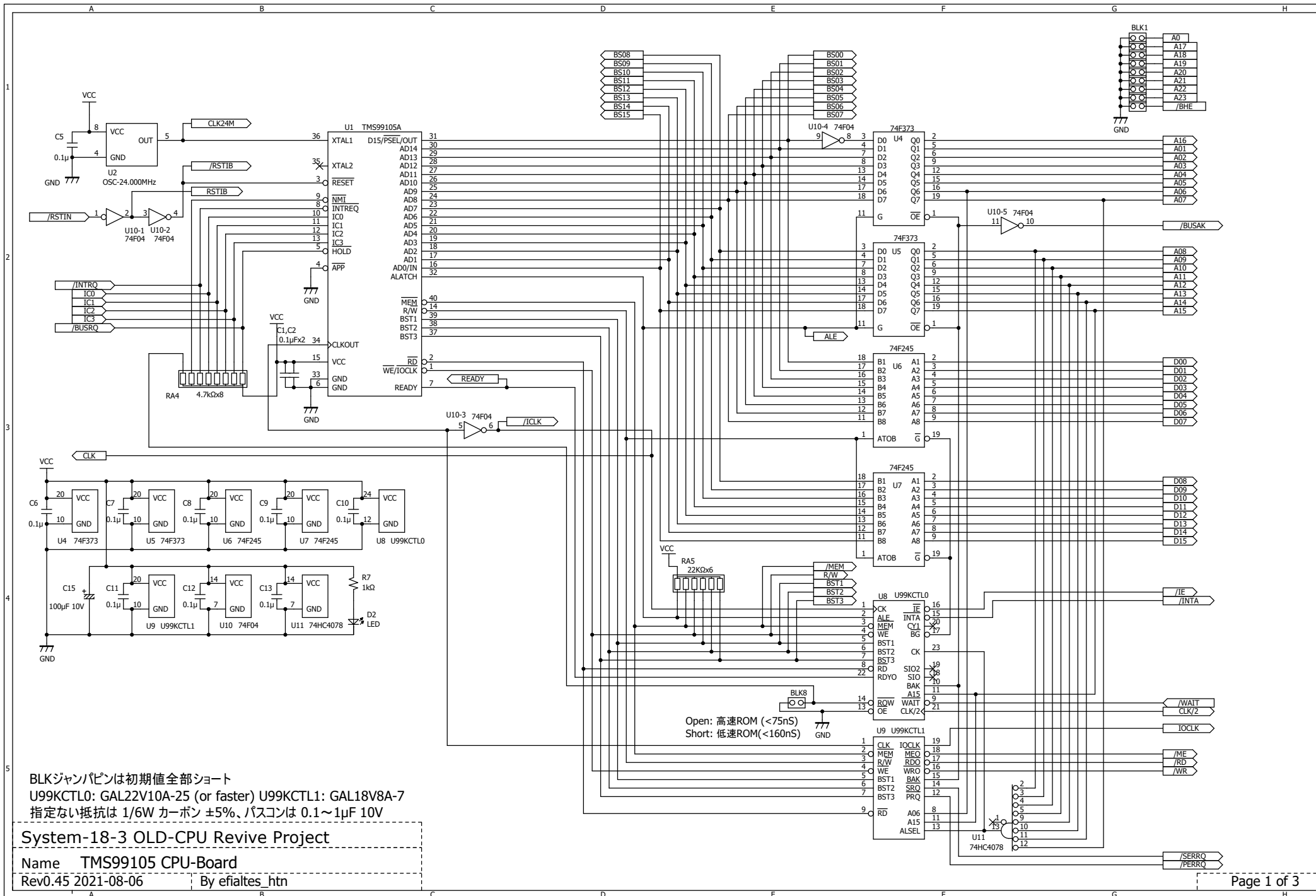
### ・制作にあたって

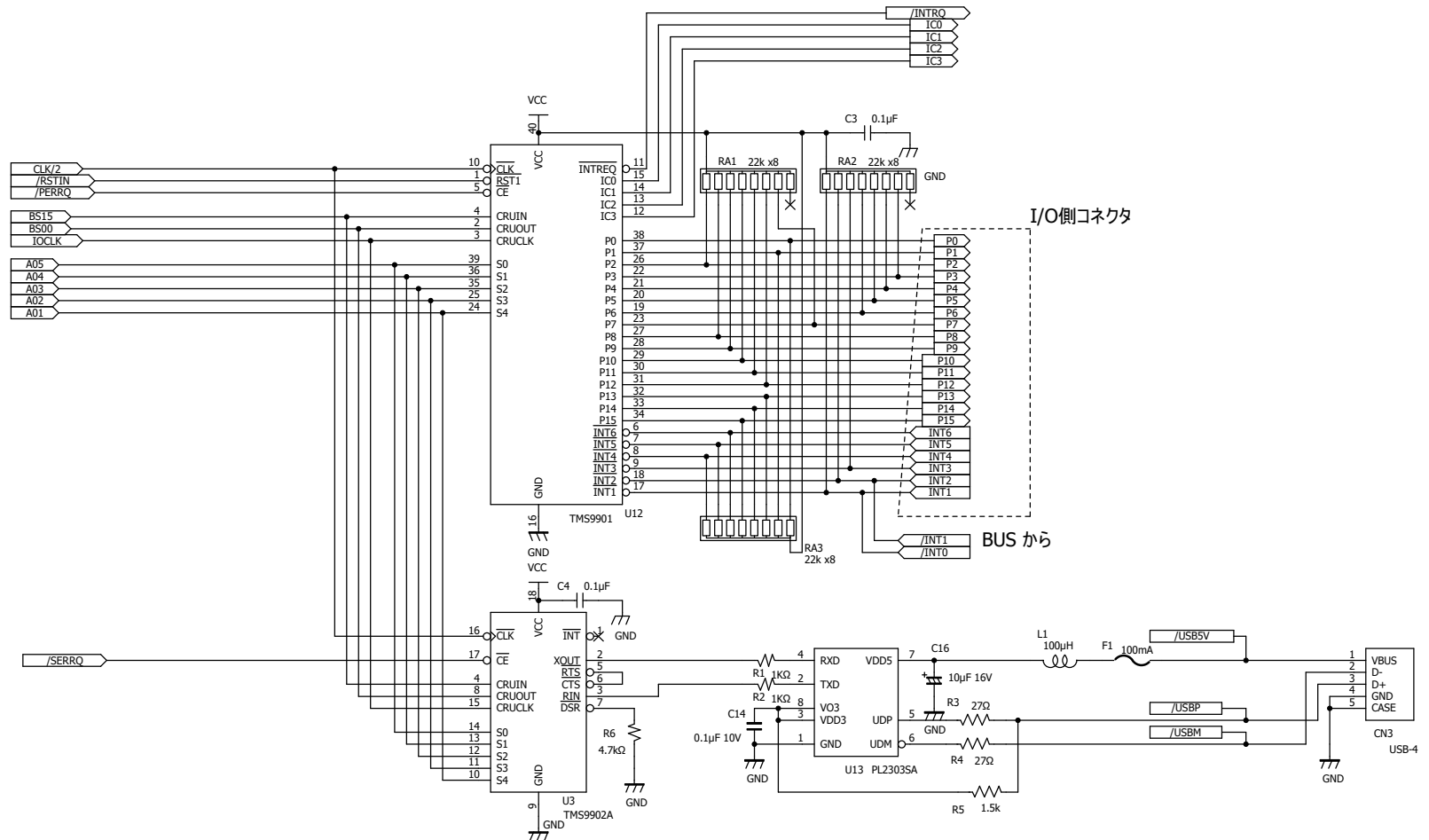
- (1) プリント基板は用意していません。試作で用いたのは秋月電子通商の片面ガラスエポキシ A 基板 (P-07618) です。バス接続などは指定しませんが、一応今回の試作のバスピンに関しては付録に示します。バスを構成する部品に関しては部品表にも含めていません。
- (2) 基板に取り付ける部品：次ページの部品表を参照に入手ください。TMS99xx シリーズの部品以外は入手困難な部品はないはずです。
- (3) 電源はバス経由で供給するようになっています。USB からの電源は USB-Serial アダプタのみに供給しています。なお、USB 接続と本体の電源投入の順序は電気的には問いませんが、本体の電源を投入すると直ぐに端末に文字を送信するため、USB を先に接続する方がいいでしょう。
- (4) GAL を2個用いています。別途配布の JED ファイルを書き込んでから取り付けてください。
- (5) BASIC やモニタ実行ではパラレルインターフェースは用いていません。TMS9901A はなくても動作します。
- (6) 周辺の CRU I/O 周辺デバイスは 3MHz 品で問題ありません。
- (7) 試作では写真と回路図3ページ目にあるとおり、CPU 信号を接続したコネクタが付いていますが、これはデバッグ時にロジックアナライザを接続した際のもので、取り付ける必要はありません。

## ・部品表

部品は下記表に従って集めてください。回路図には現れていませんが、部品番号 U で始まる IC 類はソケットを用いています。TTL は速めのものを用いてください。F 仕様の箇所は ALS, AC などは OK ですが、HC/LS は速度不足です。これ以外に基板とバスコネクタが必要です。試作では秋月の A 基板です。

部品番号	型番・仕様	Qty	試作時入手先	コメント
BLK 0-7	ジャンパブロック	8	秋月電子通商など	今回未使用。
BLK 8	ジャンパブロック	1	秋月電子通商など	
C 1-14	0.1 $\mu$ F 10V(以上) 積層 C	14	秋月電子通商など	
C 15	100 $\mu$ F 10V 電解	1	秋月電子通商など	
C 16	10 $\mu$ F 16V 電解	1	秋月電子通商など	
CN 3	USB B コネクタ	1	秋月電子通商など	
CN 4	LA-con (20x2 ヘッダ)	1	秋月電子通商など	今回未使用。
D 2	LED(お好みで)	1	秋月電子通商など	
F 1	100mAPTC(ポリスイッチ)	1	秋月電子通商など	
L 1	100 $\mu$ H (100mA 以上流せるもの)	1	秋月電子通商など	
R 1,2,7	1K $\Omega$ 1/6W	3	秋月電子通商など	
R 3,4	27 $\Omega$ (2%) 1/6W	2	秋月電子通商など	
R 5	1.5K $\Omega$ 1/6W	1	秋月電子通商など	
R 6	4.7k $\Omega$ 1/6W	1	秋月電子通商など	
RA 1,2,3	22k x8	3	秋月電子通商など	
RA 4	4.7k $\Omega$ x8	1	秋月電子通商など	
RA 5	22K $\Omega$ x6	1	秋月電子通商など	
U 1	TMS99105A	1	お探しく下さい	TMS99110 も可
U 2	OSC-24.000MHz	1	秋月電子通商	
U 3	TMS9902A	1	お探しく下さい	A なしは不可
U 4,5	74F373	2	若松通商など	
U 6,7	74F245	2	若松通商など	
U 8	GAL22V10A-25 (U99KCTL0)	1	若松通商など	書き込み要
U 9	GAL16V8B-7 (U99KCTL1)	1	若松通商など	書き込み要
U 10	74F04	1	若松通商など	
U 11	74HC4078	1	若松通商など	
U 12	TMS9901	1	お探しく下さい	今回未使用。
U 13	PL2303SA	1	aitendo	
-	IC socket 40pin	2	秋月電子通商など	
-	IC socket 24pin (300mil)	1	秋月電子通商など	
-	IC socket 20pin	5	秋月電子通商など	
-	IC socket 14pin	1	秋月電子通商など	
-	IC socket 8pin	1	秋月電子通商など	





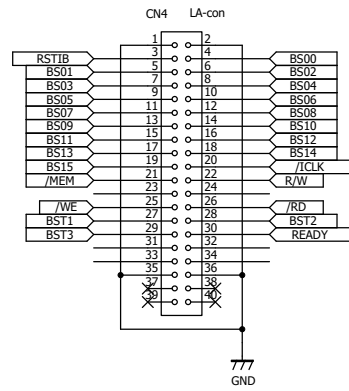
指定ない抵抗は 1/6W カーボン ±5%。

System-18-4 OLD-CPU Revive Project

Name TMS99105A CPU-Board

Rev0.4c 2022-05-07

By efiartes\_htn



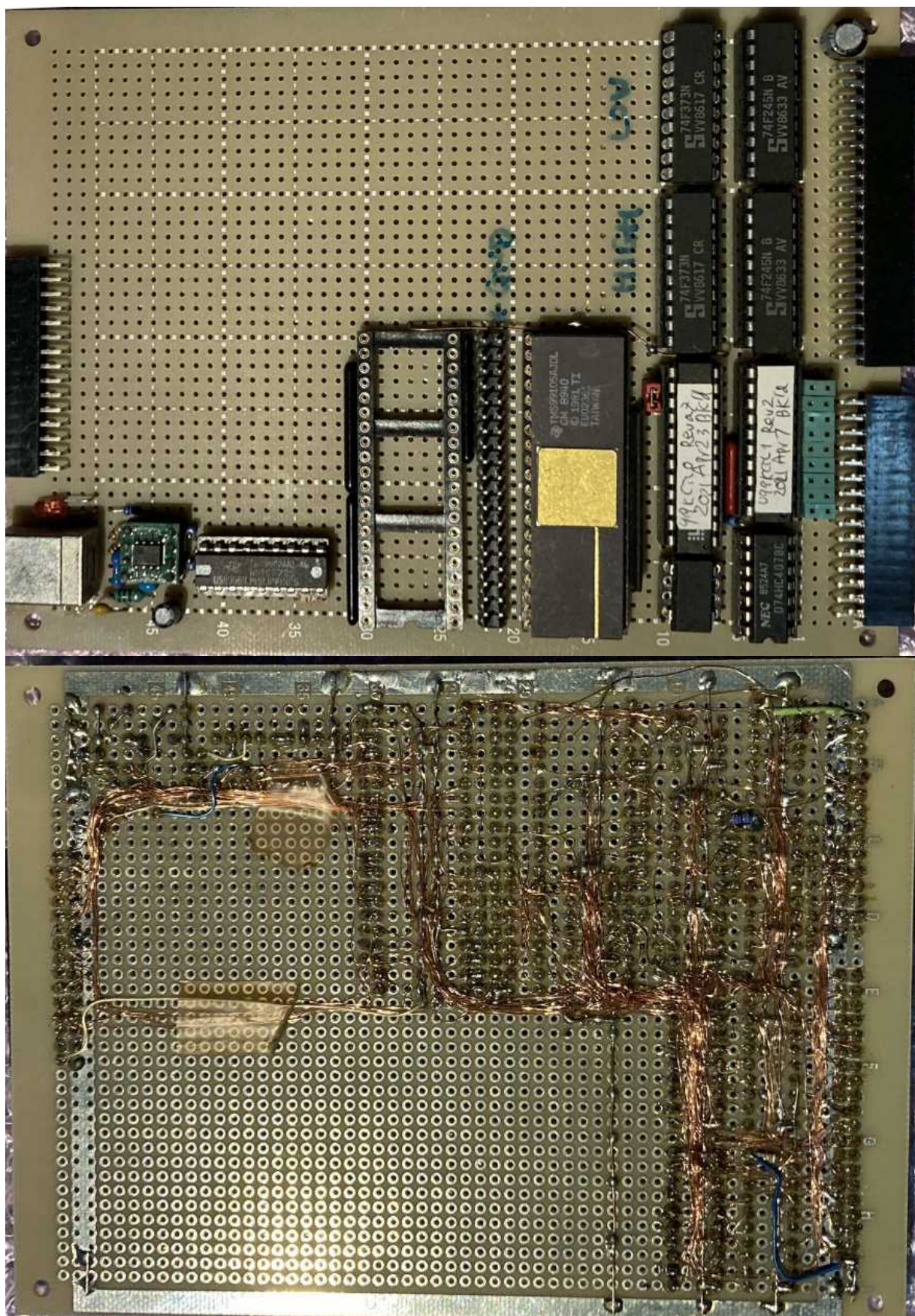
System-18-3 OLD-CPU Revive Project

Name TMS99105 CPU-Board

Rev0.3 2020-09-14

By efiates\_htn

一応製作例として写真を載せます。積層のバイパスコンデンサは裏配線面に 1608 サイズの表面実装品で搭載したものが多く、表面にはあまり見えていません。74F04はクロック引き回しの関係で CPU の下に実装しています。



## バス信号線

今回のボードのバス信号線を以下に示します。これは一応参考情報扱いですが、今回のボードのバスは比較的速いのでグランド信号はそれなりに確保してください。

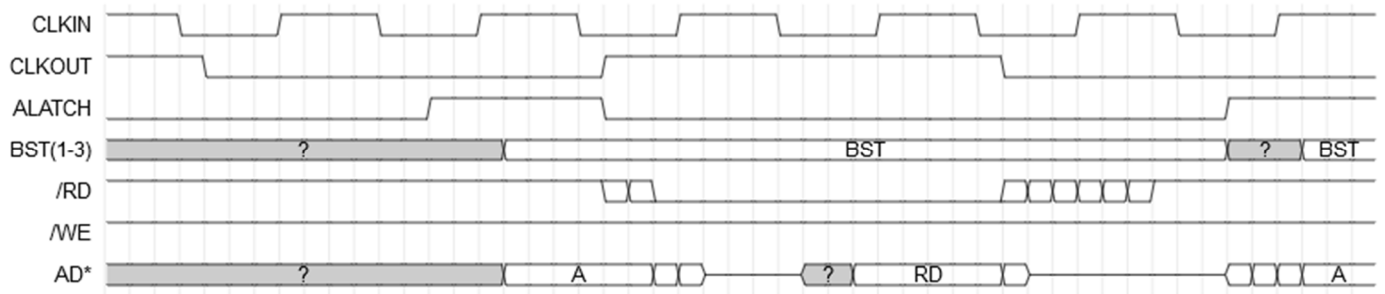
先頭に / のついている信号線は負論理です(インテル式)。

基板側			
1	VCC	VCC	
2	/RESET	GND	D0-15 Data Line(Little Endian)
3	/ME	/WAIT	IA0-23 Address Line(Little Endian, Byte Address)
4	/RD	/WR	/BHE Bus High Enable
5	/MDSBL	GND	
6	IA0	IA1	/ME Memory Enable
7	IA2	IA3	/IE I/O Enable (サポートの無いCPUでは出ない)
8	IA4	IA5	/RD Read
9	IA6	IA7	/WR Write
10	IA8	IA9	/WAIT Bus Wait (タイミングは対象CPU依存)
11	IA10	GND	/MDSBL Memory Disable
12	IA11	IA12	
13	IA13	IA14	/INT0 Interrupt
14	IA15	IA16	/INTA Interrupt Acknowledge (仕様は対象CPU依存)
15	IA17	IA18	
16	IA19	GND	
17	D0	D1	CLK Clock (対象CPU依存)
18	D2	D3	/RESET RESET (非同期)
19	D4	D5	
20	D6	D7	/BUSRQ 対CPU バスリクエスト
			/BUSAK 同 バスアクノレッジ
1	D8	GND	
2	D9	D10	
3	D11	D12	
4	D13	D14	
5	D15	GND	
6	IA20	/BHE	
7	IA21	IA22	
8	IA23	/INT0	
9	/INTA	/IE	
10	CLK	GND	
11	/BUSRQ	/BUSAK	
12			
13			
14	/NMI	GND	
15	VCC	VCC	

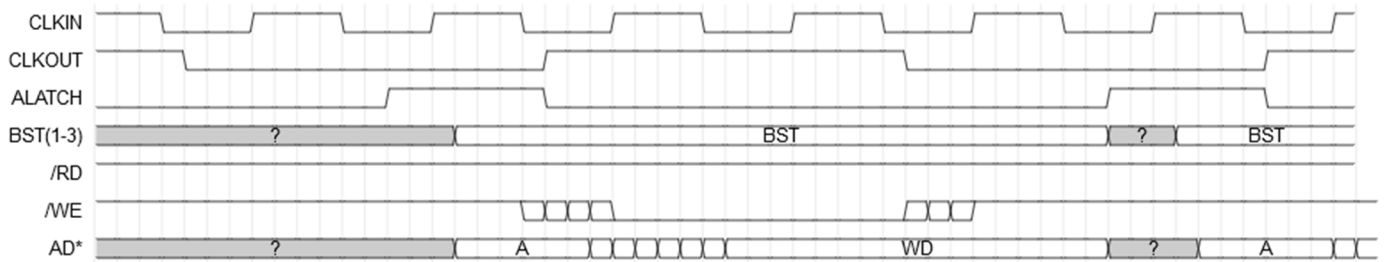


設計値としてのタイミングチャートを示します。すべて CLK=6MHz 時、1グリッドは 5.1nS です。

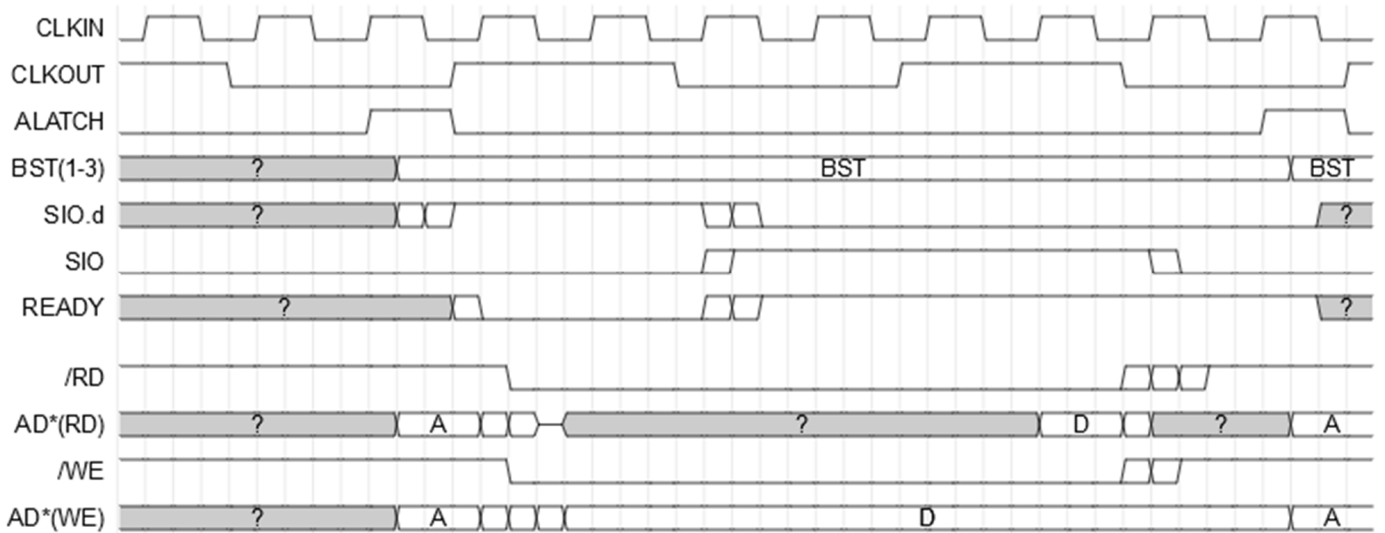
(1) メモリリード (WAIT なし)



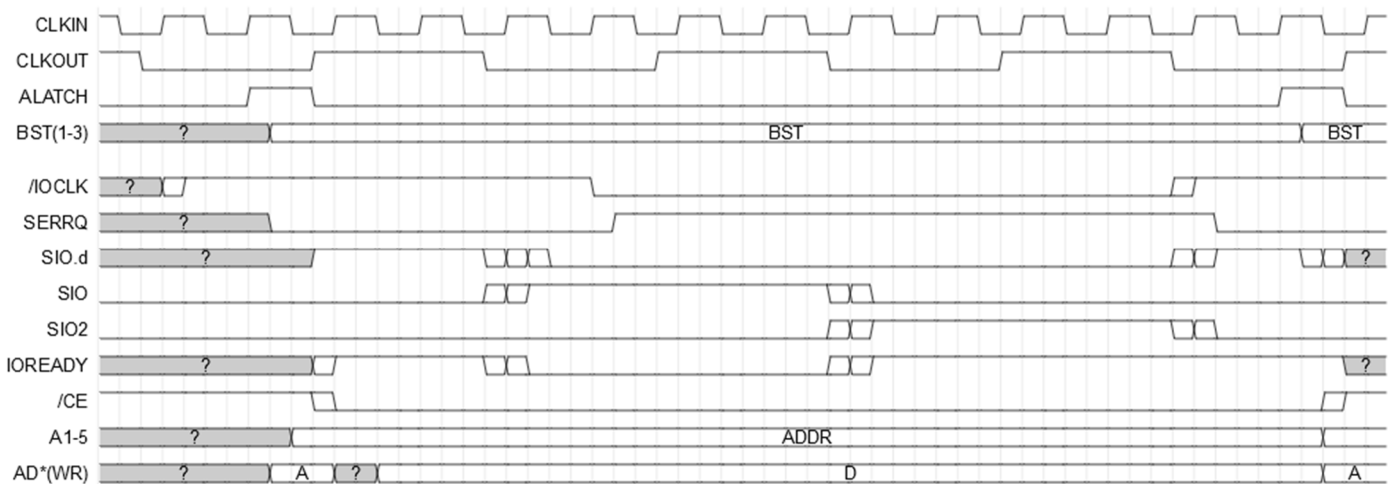
(2) メモリライト (WAIT なし)



(3) メモリリード・ライト (1WAIT)



(4) I/O (CRU サイクル)



## SPLD の書き込み

U8の GAL22V10A-25 には U99KCTL0.jed を、U9の GAL16V8-7には U99KCTL1.jed を焼き付けてください。  
書き込みに使う機材はおまかせしますが、一般的な GAL なので、Lattice か ATMEL のものを使うことだけ気を付ければ問題は起きにくいと思います。

## ファームウェアの書き込み

ファームウェアは配布元の Stuart Conner さんの下記 URL の製作記事のページから入手してください。中央あたりにリンクがあります。

[http://www.stuartconner.me.uk/tms99110\\_breadboard/tms99110\\_breadboard.htm](http://www.stuartconner.me.uk/tms99110_breadboard/tms99110_breadboard.htm)

また、本システムでは回路図で BUS のエンディアンを入れ替えているので注意してください。MSB 側が EVEN です。

## 要求メモリアクセスタイム

ROM WAIT なし時に要求 ROM アクセスタイムはこのボードの口のところでアドレスから worst 62nS 程度、/RD から43nS 程度です。1wait を入れた場合は +166nS なので 200nS 品で問題ありません。  
I/O 系は、クロック3MHz、CRU 書き込み時に 1wait づつ入る設計です。3MHz用の TMS9995 対応 CRU 部品を想定しており、具体的には TMS9901A, TMS9902A が利用可能です。A なしは使えません。

## 端末ソフトの設定

TMS99105ボードはパソコンの端末ソフトウェア経由で操作することを想定しています。  
通信方式は非同期シリアル伝送、通信速度は 14400bps、通信形式はデータ長 7ビット、偶数パリティ付き、ストップビット1です。

## 別途配布物

関連ファイル(TMS99105pld.zip)には以下のファイルを含みます。

U99KCTL0.jed, U99KCTL0.pld: U8のソースファイルとバイナリファイル  
U99KCTL1.jed, U99KCTL1.pld: U9のソースファイルとバイナリファイル  
ASCIIART.BAS マンデルブロ集合プログラム(Cortex Basic 向け修正あり)

本文書、回路図、PLD のソースファイルとバイナリファイルは GPL3またはそれ以降でライセンスします。  
ASCIIART.BAS はパブリックドメインに置きます。